

DIALOG(R) File 351:Derwent WPI  
(c) 2002 Thomson Derwent. All rts. reserv.

003731218

WPI Acc No: 1983-727416/198331

XRPX Acc No: N83-135531

**MOS memory cell - has dielectric zones arranged in second dielectric layer**

Patent Assignee: AS USSR PHYS INST (ASPH-R); KIEV MICROINSTRUMENT (KIMI-R)

Inventor: PLOTNIKOV A F; SADYGOV E Y A; SELEZNEV V N

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
SU 960953	A	19820923				198331 B

Priority Applications (No Type Date): SU 3247293 A 19810206

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
SU 960953	A		3		

Abstract (Basic): SU 960953 A

**Memory** cell, when used in reversible **memory** devices enables the formation of large capacity **memory** units from 10 to the power of 7 to 10 to the power of 9 **bits** with a response time of one micro second.

To record data, a pulse voltage is fed to **memory** element metallic electrode (5). The amplitude is chosen so that the electric field strength in the second dielectric layer attains  $(3-6) \times 10$  to power 6 V/cm which ensures powerful charge carriers injection from semiconductor substrate (1) into 1st dielectric layer (2) which later reach the 2nd **dielectric** layer (3). The injected **charge** carriers are held by deep traps in the 2nd dielectric layer (5) volume.

The charge carrier held in layer (3) changes the **memory** element plane zone potential, which carries a hysteresis character w.r.t. to pulse voltage amplitude. Depending on the polarity and amplitude of the pulse voltage at metallic electrode (5) the **memory** cell plane zone potential can vary from logic '1' to logic '0', as required. Bul. 35/23.9.82.

Dwg.1/1

Title Terms: MOS; **MEMORY** ; CELL; DIELECTRIC; ZONE; ARRANGE; SECOND; DIELECTRIC; LAYER

Derwent Class: U14

International Patent Class (Additional): G11C-011/34

File Segment: EPI



Государственный комитет  
СССР  
по делам изобретений  
и открытий

# О П И С А Н И Е ИЗОБРЕТЕНИЯ

## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 960953

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 06.02.81 (21) 3247293/18-24

(51) М. Кл.<sup>3</sup>

с присоединением заявки № -

G 11 C 11/34

G 11 C 11/40

(23) Приоритет -

Опубликовано 23.09.82. Бюллетень № 35

(53) УДК 681.327.  
.66(088.8)

Дата опубликования описания 23.09.82

(72) Авторы  
изобретения

А.Ф. Плотников, В.Н. Селезнев, З.Я. Садыгов,  
В.С. Омельченко и Ю.Н. Падченко

(71) Заявители

Ордена Ленина физический институт им. П.Н. Лебедева  
АН СССР и Киевский научно-исследовательский институт  
микроприборов

### (54) ЭЛЕМЕНТ ПАМЯТИ

1

Изобретение относится к запоминающим устройствам, в частности к энергозависимым, электрически репрограммируемым запоминающим устройствам, построенным на основе МДП-элементов памяти (металл-диэлектрик-полупроводник).

Известен МДП-элемент памяти, содержащий полупроводниковую подложку, на которой последовательно расположены первый диэлектрический слой, плавающий затвор, второй диэлектрический слой и металлический электрод [1].

Недостатки данного элемента памяти заключаются в том, что небольшие металлические частицы в плавающем затворе разнесены на расстоянии, недостаточном для предотвращения поперечной проводимости за счет прямого туннелирования между частицами, и поэтому заряд терлется через слабые места и микроотверстия в тонком диэлектрическом слое, после  $10^4 - 10^5$  циклов запись - стирание информации, характеристики элемента памяти ухудшаются.

Наиболее близким техническим решением к изобретению является МДП-элемент памяти, содержащий полупро-

2

водниковую подложку, на которой последовательно нанесены первый диэлектрический слой, второй диэлектрический слой и металлический электрод. Во втором диэлектрическом слое имеются глубокие ловушки, на которых захватываются инжектированный через первый диэлектрический слой заряд [2].

Недостатки элемента памяти заключаются в том, что после  $10^4 - 10^5$  циклов запись - стирание информации, элемент памяти утрачивает способность накапливать и хранить заряд из-за деградации второго диэлектрика.

Целью изобретения является повышение надежности элемента памяти.

Поставленная цель достигается тем, что элемент памяти содержит полупроводниковую подложку, на которой последовательно расположены первый и второй диэлектрические слои и металлический электрод. Во втором диэлектрическом слое расположены диэлектрические области, причем размеры диэлектрических областей и расстояние между ними составляют  $10 - 50$  А.

На чертеже изображен предлагаемый элемент памяти, общий вид.

5

10

15

20

25

30

Элемент памяти содержит полупроводниковую подложку 1, первый диэлектрический слой 2, второй диэлектрический слой 3, в котором расположены диэлектрические области 4 и металлический электрод 5.

Диэлектрические области 4 можно получать, изменив или температуры осаждения слоев, или же содержания какого-либо основного химического элемента, входящего в состав диэлектрика.

Элемент памяти работает следующим образом.

Для записи информации к металлическому электроду 5 элемента памяти подается импульс напряжения. Амплитуда импульса напряжения выбирается так, чтобы напряженность электрического поля во втором диэлектрическом слое достигала  $(3-6) \cdot 10^6$  В/см. При этом происходит сильная инжекция носителей заряда из полупроводниковой подложки 1 в первый диэлектрический слой 2 и затем носители достигают второго диэлектрического слоя 3. Инжектированные носители заряда захватываются глубокими ловушками в объеме второго диэлектрического слоя 3. После окончания импульса напряжения носителя заряда длительное время остаются захваченными в глубоких ловушках.

Носители заряда, захваченные во втором диэлектрическом слое 3 изменяют величину потенциала плоских зон элемента памяти. Потенциалом плоских зон элемента памяти является такое напряжение на металлическом электроде 5, при котором изгиб зон полупроводниковой подложки равен нулю.

Зависимость величины потенциала плоских зон элемента памяти от амплитуды импульса напряжения носит гистерезисный характер. Приложенный к металлическому электроду 5 положительный импульс напряжения (относительно полупроводниковой подложки 1) вызовет накопление отрицательного заряда, величина потенциала плоских зон элемента памяти становится более положительной. Приложенный к металлическому электроду 5 отрицательный импульс напряжения вызовет уменьшение накопленного отрицательного заряда или накопление положительного заряда. При этом величина потенциала плоских зон элемента памяти делается более отрицательной. Таким образом, в зависимости от полярности и амплитуды поляризующего импульса напряжения, предварительно поданного на металлический электрод 5, величина потенциала плоских зон элемента

памяти может принимать разные значения. Два из крайних значений потенциала плоских зон принимается за положения окна переключения элемента памяти. В первом случае элемент памяти находится в состоянии логической '1', а во втором случае он находится в состоянии логического '0'. В режиме работы элемента памяти производится многократное переключение его из одного логического состояния в другое.

Испытания элемента памяти, у которого в качестве полупроводниковой подложки 1, первого диэлектрического слоя 2, второго диэлектрического слоя 3 и диэлектрической области 4 использованы соответственно..

P-Тип кремния с концентрацией основных носителей заряда  $10^5$  см<sup>-3</sup>, двуокись кремния толщиной 10-13 Å, нитрид кремния толщиной 600-1200 Å, нитрид кремния, обогащенный кремнием, показали, что введение диэлектрических областей 4 во второй диэлектрический слой 3 приводит к увеличению срока службы МДП-элемента памяти в режиме многократных циклов запись - стирание информации в  $10^3 - 10^4$  раз по сравнению с МДП-элементом памяти, не имеющий диэлектрические области 4 (т.е. второй диэлектрический слой имеет однородную стехиометрическую структуру по всей толщине).

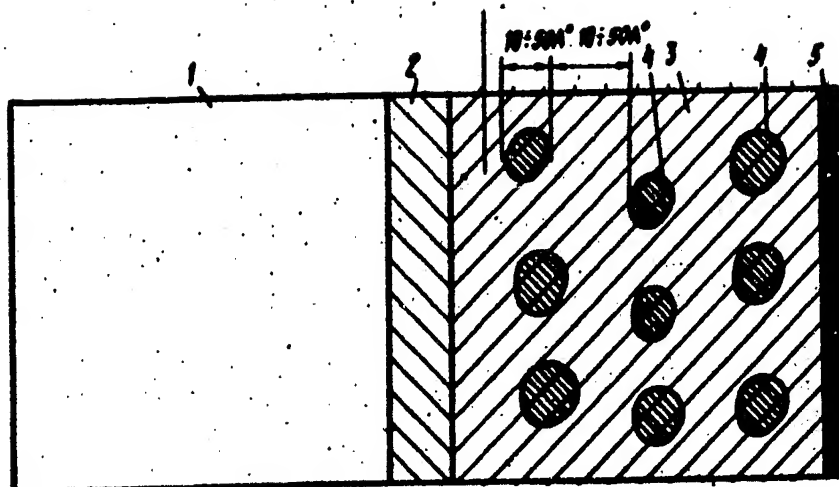
Использование предлагаемого элемента памяти, например в схемах резервных запоминающих устройств, позволяет создать запоминающее устройство с объемом памяти  $10^7-10^9$  бит и быстродействием в микросекундном диапазоне.

#### Формула изобретения

Элемент памяти, содержащий полупроводниковую подложку, на которой последовательно расположены первый и второй диэлектрические слои и металлический электрод, отличающийся тем, что, с целью повышения надежности элемента памяти, он содержит диэлектрические области, расположенные во втором диэлектрическом слое, причем размеры диэлектрических областей и расстояние между ними составляют 10-50 Å.

Источники информации, принятые во внимание при экспертизе

1. Патент США № 3500142, кл. 317-235, 1970.
2. Патент США № 3590337, кл. 317-234, 1971 (прототип).



Редактор Г. Ус      Составитель З. Садыгов      Корректор Г. Решетник  
 Техред А. Бабинцев  
 Заказ 7298/66      Тираж 622      Подписное  
 ВНИИПИ Государственного комитета СССР  
 по делам изобретений и открытий  
 113035, Москва, Ж-35, Раушская наб., д. 4/5  
 Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4